

(19)

KOREAN INTELLECTUAL PROPERTY OFFICE

KOREAN PATENT ABSTRACTS

(11)Publication

1020040032761 A

number:

(43)Date of publication of application:

17.04.2004

(21)Application number: 1020030069828

(71)Applicant:

NORITAKE CO., LIMITED

(22)Date of filing: 08.10.2003

(72)Inventor:

YOTANI JUNKO

(30)Priority: 09.10.2002 JP2002
2002296447

UEMURA SASHIRO

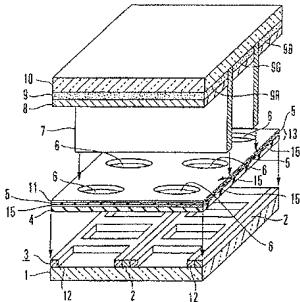
(51)Int. Cl

H01J 31/12

(54) FLAT PANEL DISPLAY HAVING ELECTRON EMISSION SOURCE FORMED IN OPENING OF CATHODE SUBSTRATE AND METHOD FOR MANUFACTURING THE SAME

(57) Abstract:

PURPOSE: A flat panel display and a method for manufacturing the same are provided to achieve improved display uniformity by preventing an electron emission source from contacting a gate electrode substrate. CONSTITUTION: A flat panel display comprises a vacuum envelope including a front glass plate(10) and a substrate(1) opposed to the front glass plate; a cathode(3) formed on the substrate, and which has an electron emission source; a gate electrode substrate(13) having electron passing holes(6), and which is arranged in the vacuum envelope in such a manner that the gate electrode substrate is spaced apart from the cathode and opposed to the substrate; and a phosphor screen(9) and an anode electrode(8) formed on the front glass plate in the vacuum envelope. The gate electrode substrate includes an insulation substrate(4) having electron passing holes; and gate electrodes(15) formed on the insulation substrate.



(19) 대한민국특허청(KR)

(12) 공개특허공보(A)

(51). Int. Cl.⁷
H01J 31/12(11) 공개번호 10-2004-0032761
(43) 공개일자 2004년04월17일(21) 출원번호 10-2003-0069828
(22) 출원일자 2003년10월08일(30) 우선권주장 JP-P-2002-00296447 2002년10월09일
JP-P-2002-00361822 2002년12월13일일본(JP)
일본(JP)(71) 출원인 가부시키가이샤 노리타케 캄파니 리미티드
일본 아이치켄 나고야시 나시쿠 노리타케 신마치 3쵸메 1반 36고(72) 발명자 요타니준코
일본미에이세시우에노초아자와다700노리타케이세덴시가부시키가이샤
우에무라사시로
일본미에이세시우에노초아자와다700노리타케이세덴시가부시키가이샤(74) 대리인 강용복
김용인

(54) 평판 디스플레이와 그 제조방법

본 발명에 따른 평판 디스플레이는 전공 외위용기, 캐소드, 게이트 전극 기판 및 형광 스크린과 애노드 전극을 포함한다. 전공 외위용기는 적어도 부분적으로 투명한 전면 유리판과 상기 전면 유리판에 마주보는 기판을 포함한다. 캐소드는 기판 상에 형성되며 전자방출원을 가진다. 게이트 전극 기판은 전자통과구멍을 가지고 캐소드로부터 이격되어 기판에 마주하도록 상기 전공 외위용기에 배열된다. 형광 스크린과 애노드 전극은 전공 외위용기에 있는 전면 유리판의 표면 상에 형성된다. 게이트 전극 기판은 적어도 절연기판과 게이트 전극을 포함한다. 절연기판은 전자통과구멍을 가진다. 게이트 전극은 절연기판 상에 형성된다. 평판 디스플레이 제조방법이 또한 개시되어 있다.

도 1

평판 디스플레이, 전공 외위용기, 형광 스크린

도 1은 제 1 실시예에 따른 평판 디스플레이의 배열을 설명하기 위한 개략도이다;

도 2a는 게이트 전극 기판을 설명하기 위한 개략도이다;

도 2b는 게이트 전극 기판과 캐소드를 설명하기 위한 개략도이다;

도 3은 제 1 실시예에 따른 평판 디스플레이의 배열을 설명하기 위한 도형이다;

도 4는 제 1 실시예에 따른 평판 디스플레이의 한 퍼셀에서의 구동회로를 설명하기 위한 도형이다;

도 5a에서 5c는 제 1 실시예에 따른 평판 디스플레이에서 수직 스캐닝 회로에 대한 구동 타이밍도이다;

도 6a에서 6d는 제 1 실시예에 따른 평판 디스플레이에서 수평 스캐닝 회로에 대한 구동 타이밍도이다;

도 7a는 어떠한 전계제어전극도 가지지 않는 종래 평판 디스플레이에 대한 전계제어전극 구동전압을 설명하기 위한 그래프이다;

도 7b는 제 1 실시예에 따른 전계제어전극을 갖는 평판 디스플레이에 대한 전계제어전극 구동전압을 설명하기 위한 그래프이다;

도 8은 제 2 실시예에 따른 평판 디스플레이의 배열을 설명하기 위한 개략도이다;

도 9a는 제 2 실시예에 따른 평판 디스플레이에서 게이트 전극 기판을 설명하기 위한 개략도이다;

도 9b는 제 2 실시예에 따른 평판 디스플레이에서 캐소드 기판을 설명하기 위한 개략도이다;

도 10a는 캐소드 기판을 설명하기 위한 개략도이다;

도 10b는 도 10a의 A-A를 따른 부분의 횡단면도이다;

도 10c는 또 다른 캐소드 기판의 개략도이다;

도 11a는 평판 디스플레이의 주요부분의 개략적인 정면도이다;

도 11b는 도 11a의 A-A를 따른 부분의 횡단면도이다;

도 12a는 또 다른 평판 디스플레이의 주요부분의 개략도이다;

도 12b는 도 12a의 C-C를 따른 부분의 횡단면도이다;

도 13a는 또 다른 평판 디스플레이의 주요부분의 개략적인 정면도이다;

도 13b는 도 13a의 D-D를 따른 부분의 횡단면도이다;

도 14a는 또 다른 평판 디스플레이의 주요부분의 개략적인 정면도이다;

도 14b는 도 13a의 E-E를 따른 부분의 횡단면도이다;

도 15a는 또 다른 평판 디스플레이의 주요부분의 개략적인 정면도이다;

도 15b는 도 15a의 F-F를 따른 부분의 횡단면도이다;

도 16a는 또 다른 평판 디스플레이의 주요부분의 개략적인 정면도이다;

도 16b는 도 16a의 G-G를 따른 부분의 횡단면도이다;

도 17은 종래 평판 디스플레이의 장치를 설명하기 위한 개략 횡단면도이다.

주요 도면부호에 대한 간단한 설명

1, 10: 기판 2: 기판 리브
 3: 캐소드 4: 절연기판
 5: 절연층 6: 전자통과구멍
 7: 전방 리브 8: 애노드 전극
 9: 형광 스크린 11,13: 게이트 전극 기판
 12: 밴드모양의 캐소드 14: 전자방출원
 15,25: 게이트 전극 16: 제 4 구동수단
 17: 제 2 구동수단 18: 제어 수단
 19: 제 1 구동수단 20: 제 3 구동수단
 22: 게이트 전극 구동 전원 스위치
 23: 캐소드 구동 전원 스위치
 26: 개구부 35: 노치

본 발명은 전자방출원으로부터 방출되는 전자가 형광 스크린 상에 충격되도록 함으로써 빛을 방출하는 평판 디스플레이에 관한 것으로, 더 구체적으로는, 전자방출원으로서 나노튜브 섬유를 사용하는 평판 디스플레이에 관한 것이다.

최근에, 전계방출 디스플레이(FED) 또는 평판 진공 형광 디스플레이의 전자방출원으로서 나노튜브 섬유, 예를 들면, 탄소 나노튜브를 사용하는 전계방출 디스플레이와 같은 평판 디스플레이가 제안되어 관심을 끌고 있다.

탄소 나노튜브는 단일 흑연층(singel graphite layer)이 원주형으로 닫혀져 있고 5원자 고리(five-membered ring)가 원주의 단부에 형성되는 구조를 갖는 물질이다. 탄소 나노튜브는 화학적으로 안정적이기 때문에, 잔여 가스에 의해 쉽게 영향받지 않는다. 일반적인 탄소 나노튜브의 직경은 고종횡비(high aspect ratio)를 갖는 물질을 제공하기 위해 10nm에서 50nm 정도로 매우 작다. 따라서, 탄소 나노튜브는 높은 전계방출 성능을 갖는다.

전자방출원으로서 상기 탄소 나노튜브를 사용하는 평판 디스플레이에 대하여, 수 μm에서 수 nm의 길이를 가지며 탄소 나노튜브의 그룹으로 제조되는 침상 흑연 원주(needle-like graphite column)를, 도전성 접착제를 갖는 캐소드(cathode)에 대해, 고정시킴으로써 얻은 전자방출원을 이용하는 실시예와, 원주형 흑연과 혼합된 패이스트를 사용하여 프린팅함으로써 형성된 전자방출원을 사용하는 실시예가 이용가능하다(예를 들면, 일본 특허공개 제11-162383호 참조).

전자방출원으로서 탄소 나노튜브를 갖는 평판 디스플레이의 특징에 따르면, 높은 전계 방출효율로 인한 낮은 전력소비를 가지며 이에 따라 높은 휘도를 갖는다.

도 17을 참조로 평판 디스플레이의 기본 배열을 설명한다.

평판 디스플레이에서, 스크린은 매트릭스에서 다수의 픽셀을 배열함으로써 형성된다. 이러한 디스플레이에는 적어도 부분적으로 투명한 전면 유리판(108)과 상기 전면 유리판(108)에 마주보는 기판(101)을 갖는 진공 외위용기(vacuum envelope), 상기 기판(101)에 형성된 캐소드(102), 상기 캐소드(102)의 정해진 영역에 형성되는 전자방출원(103),

전자통과구멍을 가지며 상기 캐소드(12)로부터 이격되어 기판(101)에 마주보는 게이트 전극(105), 및 상기 전면 유리판(108)의 표면 상에 형성되는 형광 스크린(107)과 애노드(anode) 전극(106)을 갖는다.

평판 디스플레이의 작동을 설명한다.

전압은 게이트 전극(105)이 양 전위를 가지도록 전자방출원(103)에 대응하는 게이트 전극(105)과 캐소드(102) 사이에 인가된다. 이 전위차는 전자방출원(103)에 전기장을 집중시켜, 전자가 방출되게 한다.

방출된 전자는 애노드 전극(106)과 캐소드(102) 사이에 전압을 인가함으로써 애노드 전극(106)으로 가속되어 형광 스크린(109) 상에 충격된다. 이에 따라, 형광 스크린(107)이 빛을 방출한다. 형광 스크린(107)이 R(빨강), G(녹색) 및 B(파랑)으로 이루어지는 빛의 3원색에 해당하는 3부분으로 구성될 때, 컬러 디스플레이가 실행될 수 있다.

【도면 1】 평판 디스플레이

그러나, 평판 디스플레이는 아래의 문제를 갖는다.

평판 디스플레이가 구동될 때, 예를 들면, 캐소드에 대해 양인 전압이 애노드 전극에 일정하게 인가되는 동안, 캐소드는 월스식으로 순차적으로 스캔된다. 정해진 캐소드가 선택되면, 캐소드에 대해 양인 전압이, 디스플레이되는 이미지에 따라, 각 픽셀에 해당하는 게이트 전극에 인가된다. 이러한 구동회로에서, 게이트 전극에 인가되는 전압은 높아야만 한다. 따라서, 게이트와 캐소드 사이의 전압이 변하면, 애노드 전류가 변하고, 따라서 평판 내의 디스플레이 균일성이 요동한다. 또한, 게이트 전극에 인가되는 전압이 높음에 따라, 소비전력도 또한 증가한다.

각 캐소드에 제공된 전자 방출원은, 캐소드 기판의 표면 상에, 예를 들면, 스크린 프린팅(screen printing)과 같은 프린팅이나 열 CVD에 의한 탄소 나노튜브를 포함하는 페이스트의 박막을 이름으로써 형성된다. 예를 들어, 스크린 프린팅에 의해 이루어진 전자방출원의 표면은 게이트 전극 기판과 접하게 된다. 따라서, 정렬동안, 전자방출원의 표면은 게이트 전극표면의 아래 표면에 부딪혀 마찰되고 따라서 손상된다. 탄소 나노튜브가 열 CVD에 의한 박막을 형성하면, 상기 박막은 프린팅에 의해 이루어진 경우에서와 동일한 방식으로 게이트 전극 기판과 접하게 된다. 따라서, 전자방출원을 구성하는 탄소 나노튜브의 표면이 손상된다. 결과적으로, 평판 내의 디스플레이 균일성이 요동한다.

부유용량(stray capacitance)이 캐소드과 게이트 전극 기판 사이에 형성된다. 캐소드과 게이트 전극들 사이에 놓여 있는 공간의 교차영역이 크면, 부유용량이 증가하고, 평판 디스플레이가 구동될 때 발생하는 부하용량(load capacitance)이 증가한다. 반응속도는 감소하고, 따라서 평판 내의 디스플레이 균일성이 요동한다.

본 발명의 목적은 균일하게 디스플레이할 수 있는 평판 디스플레이를 제공하는 것이다.

본 발명의 또 다른 목적은 게이트 전극에 인가된 전압이 감소될 수 있는 평판 디스플레이를 제공하는 것이다.

본 발명의 또 다른 목적은 높은 신뢰성과 높은 구동속도를 갖는 평판 디스플레이를 제공하는 것이다.

본 발명에 따른 상기 목적을 달성하기 위해, 적어도 부분적으로 투명한 전면 유리판과 상기 전면 유리판에 마주보는 기판을 포함하는 진공 외위용기, 상기 기판 상에 형성되고 전자방출원을 갖는 캐소드, 전자통과구멍을 가지고 상기 캐소드로부터 이격되어 상기 기판에 마주보도록 상기 진공 외위용기에 배열되는 게이트 전극 기판, 및 상기 진공 외위용기 내에서 상기 전면 유리판의 표면 상에 형성된 형광 스크린과 애노드 전극을 포함하는 평판 디스플레이로서, 상기 게이트 전극 기판은 적어도 전자통과구멍을 갖는 절연기판과 상기 절연기판 상에 형성되는 게이트 전극을 구비하는 평판 디스플레이가 제공된다.

본 발명의 실시예는 첨부도면을 참조로 설명된다.

실시예를 설명하기 위한 모든 도면에서, 동일 기능을 갖는 부분들은 동일 참조번호로 표시되고, 그 각각의 설명은 생략된다.

제 1 실시예

도 1에 도시된 바와 같이, 제 1 실시예에 따른 평판 디스플레이는 적어도 부 분적으로 투명한 전면 유리판(10)과 상기 전면 유리판(10)에 마주보고 상단에서 볼 때 실질적으로 직사각형인 유리 기판(1)을 갖는 전공 외위용기, 및 상기 유리 기판(1) 상에 형성되고 정해진 영역에 전자방출원을 갖는 캐소드(3)를 갖는다.

평판 디스플레이는 또한 전자동파구멍(6)을 가지며 유리 기판(1)에 마주보며 캐소드(3)과 떨어져 있도록 외위용기내에 배열된 게이트 전극 기판(13), 및 상기 전공 외위용기에서 전면 유리판(10)의 표면 상에 형성된 형광 스크린(9)과 애노드 전극(8)을 갖는다.

캐소드(3)는 서로 평행하게 배열되어 있는 다수의 밴드모양의 캐소드(12)를 갖는다. 밴드모양의 캐소드(12)는 전자방출원(14)을 형성한다. 기판 리브(substrate ribs)(2)는 다수의 밴드모양의 캐소드(12) 사이에 배열된다.

기판 리브(2)는 밴드모양의 캐소드(12) 높이와 같거나 작은 높이로 형성된다. 기판 리브(2)는 밴드모양의 캐소드(12) 사이의 전기 방전을 방지한다.

전자방출원(14)을 형성하기 위해, 도전재료는 도전 막(conductive film)을 형성하도록 밴드모양의 캐소드(12)에 형성된 개구부에 채워지고, 많은 나노튜브 섬유가 도전 막으로부터 노출되도록 형성된다. 다른 방안으로는, 어떠한 개구부도 밴드모양의 캐소드(12)에 형성되지 않고, 도전 재료가 도전 막을 형성하도록 밴드모양의 캐소드(12) 상에 놓여질 수 있으며, 많은 나노튜브 섬유가 도전 막으로부터 노출되도록 형성될 수 있다.

각 나노튜브 섬유는 탄소로 제조되고, 두께가 약 1nm 이상 내지 1μm 미만이며, 길이가 약 1μm 이상 내지 100μm 미만인 재료로, 예를 들면, 탄소 나노튜브로 만들어 진다.

탄소 나노튜브의 예는 단일층 구조를 가지는 탄소 나노튜브와, 다수의 흑연층이 원주형으로 달혀있는 각각의 흑연층을 갖는 신축식 층 구조(telescopic layered structure)를 형성하는 동축 다중층 구조를 갖는 탄소 나노튜브를 포함한다. 이들 구조중 하나가 사용될 수 있다.

다른 방안으로는, 불규칙적인 결점구조를 갖는 중공 흑연튜브 또는 탄소가 채워진 흑연튜브가 사용될 수 있다. 상술한 바와 같은 단일층 탄소 나노튜브와 동축 다중층 구조를 갖는 탄소 나노튜브가 혼합된 구조가 사용될 수 있다.

도 2a 및 2b에 도시된 바와 같이, 게이트 전극 기판(13)은 절연기판(4), 상기 절연기판 상에 형성된 게이트 전극(15), 상기 게이트 전극(15) 상에 형성된 절연층(5) 및 상기 절연층(5)과 밴드모양의 캐소드(12) 사이에 전압을 인가하기 위해 상기 절연층(5) 상에 형성된 전계제어전극(11)을 가진다.

게이트 전극(13)은 밴드모양의 캐소드(12)에 형성된 전자방출원(14)을 교차하는 영역에 관통구멍(전자동파구멍 6)을 갖는다. 전자방출원(14)에서 방출된 전자는 전자동파구멍(6)을 지나 애노드 전극(8)을 향해 가속된다.

게이트 전극(15)은, 평판 디스플레이의 핵심의 행 수에 대응하는 수로, 밴드모양의 캐소드(12)에 수직방향으로 실질적으로 서로 평행하게 밴드를 형성하도록 절연기판(4) 상에 배열되어 있다. 필요하다면, 공간이 배열된 게이트 전극(15) 사이에 형성될 수 있다.

형광 스크린(9) 상에 충격하는 전자의 충격(bombardment) 영역은 절연층(5)의 두께에 따라 변한다. 절연층(5)의 두께가 두꺼울수록, 전자의 충격지역이 좁을 수록, 이에 따라 전자가 접속된다. 예를 들면, 제 1 실시예에서, 절연층(5)의 두께는 수십 μm에서 수 백 μm로 설정되어, 전자방출원(14)에서 방출된 전자에 대한 형광 스크린(9)의 영역이 전자를 접속하기 위해 좁혀진다.

전계제어전극(11)은 절연층(5)의 전체 표면을 덮도록 형성된다. 전계제어전극(11)이 있으므로 해서, 탄소 나노튜브로 제조된 전자방출원(14)을 갖는 게이트 전극(15)과 캐소드(3)가 보호될 수 있다. 전계제어전극(11)이 형성되는 영역에서는, 어떠한 전기장도 캐소드(3)와 애노드 전극(8) 사이의 전위차로 인해 생성되지 않는다. 따라서, 전자방출원(14)에 대한 전계 접촉으로 인해 야기되는 손상이 방지될 수 있다.

전방 리브(7)는 전면 유리판(10)과 게이트 전극 기판(13) 사이에 형성된다. 전면 유리판(10)은 상단에서 보면 실질적으로 직사각형이며, 저알칼리 소다 글래스(soda glass)를 약 1mm 내지 2mm의 두께를 갖는 유리판에 가공함으로써 얻어진다.

전방 리브(7)는 예를 들면, 저융점의 접착유리(frit glass)를 함유하는 절연 페이스트(insulating paste)로 제조되며, 정해진 간격으로 기판 리브(2)에 수직방향으로 상기 전면 유리판(10)과 게이트 전극(13) 사이에 매달린다.

형광 스크린(9), 예를 들면, 적색발광 형광 스크린(9R), 녹색발광 형광 스크린(9G), 및 청색발광 형광 스크린(9B)이 전방 리브(7) 사이 영역의 전면 유리판(10) 상에 배열된다. 애노드 전극(8)은 형광 스크린(9) 상에 배열된다. 형광 스크린(9)은 각각의 게이트 전극(15)에 대응하도록 밴드를 형성한다. 각 형광 스크린은 일반적으로 음극선관 등에 사용되는 4kV 내지 10kV의 고전압으로 가속되는 전자에 의해 충격되는 빛을 방출하는 형광 산화물 또는 형광 황화물로 제조된다.

제 1 실시예에서, 전계제어전극(11)은 절연층(5)의 전체 표면을 덮도록 형성된다. 다른 방안으로, 전계제어전극(11)은 절연층(5)을 선택적으로 덮도록 형성될 수 있다. 또한, 전계제어전극(11)은 전계제어전극(11)이 없는 절연층(5) 부분에 일부를 두는 망상(mesh)패턴을 형성할 수 있다.

전계제어전극(11)이 이런 식으로 형성되면, 균일한 전기장이 게이트 전극과 탄소 나노튜브를 갖는 캐소드에 인가될 수 있다. 전계제어전극이 형성되는 영역에서는, 어떠한 전기장도 캐소드와 애노드 전극 사이의 전위차에 의해 생성되지 않는다. 따라서, 전자방출원에 대한 전기방전에 의해 야기되는 손상, 특히 전자방출원의 표면 손상이 방지된다.

이 실시예에서, 색을 나타내기 위한 적색, 녹색 및 청색으로 구성되는 3원색을 방출하기 위해, 3가지 형태의 형광 스크린이 사용된다. 다른 방안으로, 단색 디스플레이를 달성하기 위해, 한 가지 형태의 형광 스크린이 사용될 수 있다.

상술한 유리 기판(1), 게이트 전극 기판(13) 및 전방 리브(7)가 형성된 전면 유리판(10)은 스페이서(spacers)(미도시)를 사이에 끼우기 위해 저용접 접착유리를 사용함으로써 밀봉되고, 따라서 전공 외워용기를 이룬다. 전공 외워용기의 내부는 10^{-5} Pa 차수의 전공도로 유지된다.

이 경우, 유리 기판(1)상에 형성된 밴드모양의 캐소드(12)는 게이트 전극 기판(13)의 절연기판(4)과 마주보며, 상기 게이트 전극 기판(13)의 전계제어전극(11)은 금속지지 박막(metal-backed film)(8)에 마주본다.

제 1 실시예에 따른 평판 디스플레이 제조방법을 설명한다.

기판 리브(2)는 정해진 간격을 가지며 유리 기판(1) 상에 형성된다. 예를 들면, 저용접 접착유리를 함유하는 절연 페이스트가 정해진 높이에 도달할 때까지 스크린 프린팅에 의해 반복적으로 유리 기판(1)상에 형성된다. 그런 후, 절연 페이스트는 기판 리브(2)를 형성하도록 하소(calcine)된다. 기판 리브(2)의 높이는 캐소드(3)의 높이와 동일하거나 더 작게 설정된다.

기판 리브(2)가 이런 식으로 형성되면, 전자방출원(14)과 게이트 전극을 형성하는 게이트 전극 기판(13)의 전극층(25) 사이의 공간이 절연기판(4)의 두께만으로 정의될 수 있다.

연이어, 상술한 밴드모양의 캐소드(12)는 유리 기판(1)과 밀착 접촉하도록 상기 유리 기판(1) 상에 형성된 인접한 기판 리브(2) 사이에 배열되고, 전자방출원(14)을 형성하기 위한 영역이 밴드모양의 캐소드(12)에 형성된다.

예를 들어, 426-합금 플레이트가 마련되어 있다. 저항 패턴은 어떠한 전자방출원(14)도 형성되지 않는 426-합금 플레이트의 영역 상에 형성된다. 그런 후 426-합금 플레이트는 전자방출원(14)이 형성되는 영역을 형성하도록 하프 엣칭(harf-etching)된다. 하프 엣칭은 개구구멍(open holes)(관통구멍)이 아니라, 개구부(openigns)를 형성한다. 장축 방향으로의 길이는 평판 디스플레이 등의 핵심 수에 따라 적절히 조절된다.

각 개구부의 모양은 비스듬한 패턴 또는 망상 패턴, 육각형 또는 삼각형과 같은 다각형, 이러한 다각형의 모서리를 한 바퀴 순회함으로써 얻은 모양, 또는 원 또는 타원일 수 있다.

개구부는 매트릭스(matrix)나 격자(lattice)를 형성하도록 크기가 적절히 조절될 수 있다.

다른 방안으로는, 전자방출원(14)을 미리 형성하기 위한 영역을 갖는 밴드모양의 캐소드(12)가 제조될 수 있다.

프린팅 스크린은 전자방출원(14)을 형성하기 위한 영역을 갖는 밴드모양의 캐소드(12)와 밀착 접촉하게 된다. 나노튜브 섬유, 예를 들면, 탄소 나노튜브를 함유하는 도전성 페이스트가 스크린 프린팅에 의해 전자방출원(14)을 형성하기 위한 영역에 채워진다.

예를 들면, 탄소 나노튜브를 함유하는 도전성 페이스트로서, 주로 탄소 나노튜브를 포함하고 약 $10\mu\text{m}$ 의 길이와, 1:1의 혼합비를 갖는 온 페이스트(도전성 점성용액)를 갖는 침형 다발(needle-like bundles)(원주형 혹연)을 반죽함으로써 얻은 페이스트가 사용된다.

은 페이스트는, 약 $1\text{ }\mu\text{m}$ 의 입자크기를 갖는 유리 입자와 함께, 약 $1\text{ }\mu\text{m}$ 의 입자크기를 갖는 은 입자(금속 입자)가 용매에서 수지를 용해시킴으로써 얻은 접성 매질(vehicle)에 분산되는 유동성 은이다. 매질로서, 잘 분해되고 잘 증발될 수 있는 재료, 예를 들면, 약 300°C 내지 400°C 의 분위기에서 가열될 때 제거될 수 있는 물 질이 사용된다. 유리 입자처럼, 약 300°C 내지 400°C 에서 용해될 수 있는 입자들이 사용된다.

각 나노튜브 섬유는 일단이 전자방출원(14)을 형성하는 밴드모양의 캐소드(12)의 영역의 내벽에 접할 수 있거나 또 다른 나노튜브의 단부에 감겨있거나 얹힐 수 있다.

이 경우, 전자방출원(14)은 개구부의 깊이 또는 전자방출원(14)의 두께를 조절함으로써 게이트 전극 기판(13)과 직접 접하는 것을 방지할 수 있다.

그런 후 프린팅 마스크가 제거된다. 예를 들면, 결과적으로 생성된 구조는 특정 시간 주기동안 약 450°C 로 가열되며, 전자방출원(14)을 형성하고 탄소 나노튜브를 포함하기 위한 영역에 채워진 도전성 페이스트가 하소됨으로써, 프린팅 스크린이 제거된다.

그리고 나서 도전성 막의 표면은 도전성 막의 표면 상에 은 입자와 접합제를, 증발에 의해, 선택적으로 제거하기 위해 레이저 범으로 조사되어, 다발이 노출된다. 또한 다발 표면 상의 탄소 나노튜브와는 다른 탄소 성분으로서 탄소 폴리헤드랄 입자(carbon polyhedral particles)가 선택적으로 제거되어, 탄소 나노튜브만이 균일하게 노출된다.

이런 식으로, 전자방출원(14)이 밴드모양의 캐소드(12) 상에 형성되는 캐소드(13)가 형성된다.

게이트 전극 기판(13)을 제조하는 방법을 설명한다.

먼저, 약 수 μm 내지 수십 μm 의 두께를 갖는 절연기판(4)이 마련된다. 예를 들면, 은을 함유한 도전성 페이스트 또는 도전성 재료로서 탄소로 제조된 평판 디스플레이의 픽셀의 행 수와 수가 동일하고 단축 방향으로 약 $0.6\text{ }\mu\text{m}$ 의 길이를 갖는 밴드모양의 게이트 전극(15)이 상술한 캐소드 기판(12)에 수직방향으로 서로 실질적으로 평행하게 스크린 프린팅에 의하여 절연기판(4) 상에 형성된다.

절연층(5)은 절연기판(4) 상에 형성되는데 상기 기판에 수십 μm 내지 수백 μm 두께로 게이트 전극(15)이 형성된다.

은을 함유한 도전성 페이스트 또는 도전성 재료로서 탄소로 제조된 전계제어전극(11)이, 예를 들면, 약 수십 μm 의 두께로 스크린 프린팅에 의하여 절연층(5)의 전체 표면상에 형성되고, 그런 후 하소된다.

장축 방향으로 게이트 전극(15)의 길이는 평판 디스플레이 등의 픽셀 수에 따라 적절히 조절된다. 이 경우, 인접한 게이트 전극(15)은 정해진 간격에 형성된다.

게이트 전극(15)은 이런 식으로 형성된다. 밴드모양 게이트 전극(15)이 절연기판(4) 상에 배열되면, 상기 전극은 열에 의해 각각 팽창될 수 있고, 따라서 전극의 크기가 변할 수 있다. 또한, 평판 디스플레이가 진동하면, 게이트 전극(15)도 또한 진동할 수 있다. 이 경우, 게이트 전극(15)의 크기에서의 변화 또는 진동이 게이트 전극(15) 사이의 공간에 흡수 될 수 있다.

따라서, 캐소드(3)에 대향한 게이트 전극(15)의 크기 또는 이동에 있어 변화에 대한 불리한 영향이 줄어들 수 있다.

게이트 전극(15)이 이 실시예에서 프린팅에 의해 형성되더라도, 상기 전극은 포토리소그라피, 엣칭, 또는 전착(electrodeposition)에 의해 형성될 수 있다.

전자통과구멍(6)은 게이트 전극 기판(13)의 정해진 위치에 형성된다. 전자통과구멍(6)은 이산화탄소 가스 레이저를 이용함으로써, 또는 샌드브러스팅(sandblasting), 박층형 프린팅(laminated printing) 등에 의해 게이트 전극 기판(13)의 정해진 위치에 형성된다.

예를 들어, 전자통과구멍(6)은 각각이 $0.2\text{ }\mu\text{m}$ 내지 $0.4\text{ }\mu\text{m}$ 의 직경을 갖는 원형모양이라고 가정하자. 전자발광원(14)으로부터 방출된 전자 중에서, 광 방출에 기여하는 전자의 수는 전자통과구멍(6)의 직경을 조절함으로써 조절될 수 있다.

전방 리브(7)는 전면 유리판(10)의 한 주표면 상에 형성된다. 예를 들어, 저용접 접착유리를 함유하는 절연성 페이스트가 정해진 높이에 도달하도록 상기 전면 유리판(10) 상에 반복적으로 스크린 프린트되며, 그런 후 하소됨으로써, 전방 리브(7)를 형성한다.

전방 리브(7)는 리브의 폭이 각각 50 μm 이고 게이트 전극(15)이 형성되는 게이트 전극 기판(13)의 표면과 금속지지 막(8) 사이의 갭이 2.0mm 내지 4.0mm이도록 형성된다.

전방 리브(7) 사이의 갭은 전방 리브(7)에 의해 사이에 끼워지는 영역에 배열되는 형광 스크린(9)이 약 0.3mm의 폭을 가지도록 설정된다.

형광 스크린(9)은 전방 리브(7)에 의해 사이에 끼워지는 전면 유리판(10)의 영역에 형성된다. 예를 들면, 형광 페이스트로 제조되는 형광 스크린(9)은 스트립(stripes)을 형성하도록 스크린 프린트되고 나서, 하소된다.

형광 스크린(9)으로, 적색발광 형광 스크린(9R), 녹색발광 형광 스크린(9G), 청색발광 형광 스크린(9B)이 사용됨으로써, 각 막은 10 내지 100 μm 의 두께와, 0.3mm의 폭을 가진다.

한 형태의 형광 스크린(9)는 단색 디스플레이으로 사용될 수 있다.

약 0.1 μm 의 두께를 갖는 알루미늄 박막이 형광 스크린(9) 상에 형성된다. 예를 들면, 알루미늄 박막은 공기된 기상증착을 이용함으로써 형성된다.

게이트 전극(13)은 캐소드(3)를 갖는 유리 기판(1) 상에 놓여져 전계제어전극(11)에 직면한다. 스페이서 유리프레임(미도시)은 유리 기판(1)의 외주 상에 놓여지고 형광 스크린(9), 금속지지 막(8) 및 전방 리브(7)를 포함하는 전면 유리판(10)이 상기 스페이서 유리 프레임 상에 놓여진다. 이 때, 전면 유리판(10)은 각각의 전방 리브(7)의 단면이 각 절연기판(4) 상에 형성된 밴드모양의 게이트 전극(15)에 의해 사이에 놓여진 각 영역에 접하도록 배열된다.

유리 기판(1), 전면 유리판(10) 및 스페이서 유리 프레임이 부착되고 저융점 접착유리로 고정됨으로써, 진공 외위용기를 형성한다. 스페이서 유리 프레임에 형성된 배기포트는 진공펌프에 연결되고 진공 외위용기의 내부는 정해진 압력으로 진공된다. 그런 후, 배기포트가 봉해진다.

이 실시예에 따르면, 기판을 형성할 때, 탄소 튜브는 레이저 빔으로 도전성 막의 표면을 조사함으로써 노출된다. 다른 방안으로, 탄소 튜브는 레이저 빔 조사에 의해서가 아니라 플라즈마를 사용한 선택적 드라이 앳팅에 의해 노출될 수 있다.

탄소 나노튜브를 포함하는 도전성 페이스트로서, 은 페이스트가 사용된다. 다른 방안으로, 또 다른 도전성 페이스트가 사용될 수 있다. 예를 들면, 은-구리 합금으로 제조된 입자를 사용하는 도전성 페이스트가 사용될 수 있다. 다른 방안으로는, 도전성 폴리머가 사용될 수 있다.

진공 외위용기를 형성하기 위한 기판으로서, 유리 기판(1)이 사용된다. 그러나, 기판은 유리 기판(1)에 제한되는 것이 아니라, 세라믹 기판과 같은 절연기판이 사용될 수 있다. 전자방출원(14)은 열 CVD에 의해 밴드모양의 캐소드(12)상에 CNT막, 예를 들면, 426-합금 플레이트를 직접 형성함으로써 형성될 수 있다.

평판 디스플레이에 대한 구동회로를 설명한다.

도 3 및 도 4에 도시된 바와 같이, 평판 디스플레이는 애노드 전압을 애노드 전극(8)에 인가하기 위한 애노드 전원(19), 캐소드 구동전압을 캐소드(3)에 인가하기 위한 수평 스캐닝 회로(17), 게이트 전극 구동전압을 게이트 전극(15)에 인가하기 위한 수직 스캐닝 회로(16), 전계제어전극 구동전압을 전계제어전극(11)에 인가하기 위한 전계제어전극 구동 전원(20), 및 수직 스캐닝 회로(16)와 수평 스캐닝 회로(17)를 제어하기 위한 제어회로(18)를 갖는다.

애노드 전원(19)은 캐소드(3)에 대해 양인, 애노드 전압, 즉 약 5kV 내지 10kV의 전압을 애노드 전극(8)에 일정하게 인가한다.

전계제어전극 구동 전원(20)은 밴드모양의 캐소드(12)에 대해 양인 전압, 예를 들면, 약 1kV의 전압을 필드제어전극(11)에 일정하게 인가한다. 상기 전계제어전극 구동 전원(20)에 인가된 전압은 전계제어전극(11)과 캐소드(3) 사이의 전위차가 전자방출원(14)이 전자를 방출하도록 하기 위한 전기장을 발생시키는 전위차보다 전압이 낮다.

수평 스캐닝 회로(17)는 각각의 밴드모양의 캐소드(12)에 연결된 캐소드 구동 전원 스위치(23)를 온/오프 하여 밴드모양의 캐소드(12)에 전압을 순차적으로 인가함으로써, 밴드모양의 캐소드(12)를 스캐닝한다. 이 경우, 광방출을 실행하기 위해, 해당하는 캐소드 구동 전원 스위치(23)가 켜지고, 예를 들어, -60V의 전압이 대응하는 밴드모양의 캐소드(12)에 인가된다. 광방출을 억제하기 위해, 대응하는 캐소드 구동 전원 스위치(23)가 꺼지고, 예를 들어, 0V의 전압이 해당하는 밴드모양의 캐소드(12)에 인가된다.

수직 스캐닝 회로(16)는 각각의 게이트 전극(15)에 연결된 게이트 전극 구동 전원 스위치(22)를 온/오프 함으로써 게이트 전극(15)에 전압을 인가한다. 이 경우, 게이트 전극(15)에 인가되는 전압은 (상술한) 캐소드(3)에 인가되는 전압으로부터 정해진 전위차를 가져야 한다.

예를 들면, 동작 행(캐소드 구동 전원 스위치(23)가 ON되는 행)에 대해, 게이트 전극 구동 전원 스위치(22)가 켜지면, 게이트 전극 구동전압, 예를 들면, 50V 전압이 게이트 전극(15)에 인가된다. 결과적으로, 게이트 전극(15)과 캐소드(3) 사이의 전위차는 110V(50V + 60V)이다.

이런 식으로, 전계제어전극 구동 전원은 캐소드에 대해 양인 전압(전계제어전극 구동전압)을 전계제어전극(11)에 일정하게 인가한다. 이 상태에서, 게이트 전극 구동 전원은 전계제어전극 구동전압보다 낮은 전압을 게이트 전극에 인가한다. 캐소드가 선택되면, 음 전압이 캐소드에 인가된다.

제어회로(18)는 이미지 신호를 수직 스캐닝 회로(16)에 필요한 신호와 수평 스캐닝 회로(17)에 필요한 신호로 나타내어지게 분리한다. 제어회로(18)는 또한 수평 스캐닝 회로(17)와 수직 스캐닝 회로(16)가 전압을 인가하는 타이밍을 제어한다.

평판 디스플레이의 작동을 설명한다. 도 3에 도시된 바와 같이, 3픽셀들이 행 방향으로 배열되고 4픽셀은 열 방향으로 배열되는 경우를 설명한다. 다수의 픽셀들이 행과 열 방향으로 배열되는 경우가 동일한 방식으로 설명될 수 있다.

게이트 전극(G1)과 벤드모양의 캐소드(C1 및 C4)이 교차하는 영역에 형성된 픽셀이 디스플레이를 실행하기 위한 경우가 도 5a 내지 5c 및 도 6a 내지 6d를 참고로 설명한다.

애노드 전원(19)은 캐소드(3)에 대해 양인 애노드 전압을 애노드 전극(8)에 일정하게 인가한다. 전계제어전극 구동 전원(20)은 캐소드(3)에 대해 양인 전압, 예를 들면, 1kV를 전계제어전극(11)에 일정하게 인가한다.

수평 스캐닝 회로(17)는 필스식으로 캐소드에 전압을 순차적으로 인가함으로써 벤드모양의 캐소드(12)를 스캔한다. 예를 들면, 광방출을 야기하기 위해, 전압을 -60V로 정하고; 광방출을 억제하기 위해, 전압을 0V로 정한다. 이 경우, c₁₁, 0V, 0V, c₄₁의 전압이 각각 벤드모양의 전극(C₁), 벤드모양의 전극(C₂), 벤드모양의 전극(C₃) 및 벤드모양의 전극(C₄)(도 6a에서 6d)에 인가된다. 예를 들면, c₁₁ 및 c₄₁은 -60V의 음 전압이다. 그런 후, 디스플레이되는 어드레스(addresses)를 갖는 전자방출원과는 다른 전자방출원(14)은 전자를 방출하지 않는다.

정해진 벤드모양의 캐소드(12)가 스캔되면, 디스플레이되는 이미지의 각 픽셀에 해당하는 게이트 전극(G₁)에 대한 게이트 전극 구동 전원 스위치(22)가 켜진다. 그런 후, 정해진 전압이 캐소드(3)에 대해 게이트 전극(G₁)에 인가된다. 예를 들면, 50V의 전압이 게이트 전극(G₁)에 인가되면, 약 110V의 전위차가 캐소드(3)에 대해 초래된다(도 5a에서 5c).

결과적으로, 벤드모양의 캐소드(C₁ 및 C₄)와 게이트 전극(G₁)의 교차영역의 전위차는 110V가 되며, 벤드모양의 캐소드(C₂ 및 C₃)와 게이트 전극(G₁)의 교차영역의 전위차는 0V가 된다. 벤드모양의 캐소드(12)와 게이트 전극(15) 사이의 전위차가 약 100V가 될 때 발생된 전기장으로 인해 해당하는 전자방출원(14)이 전자를 방출하게 한다. 따라서, 전자방출원(14)이 전자를 방출한다.

이 실시예에서는, 게이트 전극(15)의 동작 행이 양 전압으로 유지되는 반면에 나머지 행이 0V로 유지되는 경우를 설명하였다. 다른 방안으로, 게이트 전극(15)이 게이트 전극(15)의 동작 행을 양 전압으로 유지하고 나머지 행에 약 수V의 음 바이어스 전압을 인가함으로써 구동될 수 있어, 디스플레이되는 어드레스를 갖는 전자방출원과 다른 전자방출원은 전자를 방출하지 않는다.

상술한 바와 같이, 나머지 행이 0V로 설정되면, 음 전압이 사용될 필요가 없다. 따라서, 음 전압 전원은 불필요하다. 이는 비용 절감면에 효과적이다.

전계제어전극(11)에 인가된 전압을 도 7a 및 7b를 참조로 설명한다. 도 7a 및 7b에 따르면, 캐소드(3)와 게이트 전극(15) 사이의 전위차가 소정의 전압(V_{th}) 이하이면, 어떠한 전류도 흐르지 않는다. V_{th} 전위차 이상이 인가되면, 전류는 흐르기 시작한다. 전위차가 증가함에 따라, 전류도 또한 증가한다. 이는 전자방출원(14)과 게이트 전극(15) 사이의 전위차가 V_{th} 이상이 될 때 발생된 전기장으로 인해 전자방출원(14)이 전자를 방출하게 하는 것을 나타낸다.

전압(V_{th})은 도 7a에서 약 300V이고, 도 7b에서 약 100V이다. 이런 식으로, 전계제어전극(11)이 제공되고 캐소드(1)에 대해 양인 전압이 전계제어전극(11)에 일정하게 인가되면, 게이트 전극(15)에 인가되는 전압이 감소될 수 있다.

전자방출원(14)과 게이트 전극(15) 사이의 전위차에 의해 발생된 전기장은 전자방출원(14)과 게이트 전극(15) 사이의 거리 등에 따라 또한 변한다. 따라서, 전자방출원(14)과 게이트 전극(15) 사이의 전위차와 전자방출원(14)과 게이트 전극(15) 사이의 거리는 전자방출원(14)이 전자를 방출하게 하는 전기장을 생성할 수 있는 한 다양한 방식으로 변경될 수 있다.

따라서, 캐소드(3)에 대해 양인 전압이 전계제어전극(11)에 미리 인가되면, 전자방출원(14)이 전자를 방출하게 하는 전기장을 생성하기 위한 전위차가 감소될 수 있으며, 캐소드(3)에 대해 게이트 전극(15)에 인가된 전압이 감소될 수 있다.

그리고 나서, 매우 낮은 게이트 전압이 전계제어전극(11)보다 전자방출원(14)에 더 가까운 위치에 배열된 게이트 전극(15)에 인가되면, 전자방출원(14)이 전자를 방출할 수 있어, 형광스크린(9)이 광을 방출할 수 있다. 게이트와 캐소드 사이의 전압에 있어 변화가 줄어들 수 있음에 따라, 애노드 전류에서의 변화가 또한 줄어들 수 있다. 결과적으로, 애노드 전류는 각 픽셀에 대해 일정하게 되어, 편내의 디스플레이 균일성이 향상될 수 있다.

게이트 전극(15)에 인가된 전압이 감소되면, 드라이버 비용이 줄어들 수 있어, 판 비용이 줄어들 수 있다.

상술한 실시예에 따르면, 게이트 전극 기판은 절연기판, 상기 절연기판 상에 형성된 게이트 전극, 상기 게이트 기판 상에 형성된 절연층 및 상기 절연층 상에 형성된 전계제어전극으로 형성됨으로써, 각 게이트 전극에 인가된 전압이 감소될 수 있다.

전계제어전극이 제공되므로 인해, 탄소 나노튜브를 갖는 게이트 전극과 캐소드가 보호될 수 있다. 전계제어전극이 형성되는 영역에서는, 어떠한 전기장도 캐소드와 애노드 전극 사이의 전위차에 의해 야기되지 않는다. 따라서, 전자방출원, 특히 전자방출면의 표면에 필드 집중으로 인해 야기되는 손상이 방지될 수 있다. 결과적으로, 캐소드는 균일하게 전자를 방출할 수 있어, 판 내에 디스플레이 균일성을 향상시킨다.

제 2 실시예

첨부도면을 참조로 제 2 실시예를 설명한다.

제 2 실시예에 따른 평판 디스플레이는 게이트 전극 기판 및 캐소드의 구조가 디스플레이 균일성을 향상시키도록 개량된 평판 디스플레이이다. 제 2 실시예에 따른 평판 디스플레이는 도 8에 도시된 바와 같이, 기판, 게이트 전극 기판(11), 전방 리브(7), 평판으로 구성된다.

기판을 설명한다. 기판은 상단에서 볼 때 실질적으로 직사각형인 유리 기판(1), 기판 리브(2) 및 캐소드(3)로 구성된다.

캐소드(3)는 캐소드 기판(12)과 전자방출원(14)으로 구성된다. 각 캐소드 기판(12)은 도전성 표면, 예를 들면, 426 합금으로 제조된 금속부재를 가지고 두께가 약 0.1mm 내지 0.15mm인 기판을 밴드모양으로 만듦으로써 얹어진다. 또한, 도 9b에 도시된 바와 같이, 전자방출원 형성영역(13)이 정해진 간격으로 한 주표면에 정사각형 개구부를 형성함으로써 캐소드 기판(12)에 형성되고, 전자방출원(14)은 전자방출원 형성영역(13)에 형성된다.

도 10a 및 10b에 도시된 바와 같이, 전자방출원(14)에서, 예를 들어, 도전성 재료가 도전성 막을 형성하기 위해 전자방출원 형성영역(13)에 채워지고, 많은 나노튜브가 도전성 막으로부터 노출되게 형성된다.

탄소 나노튜브는 약 100V의 전기장이 탄소 나노튜브에 인가될 때 전계방출에 의해 튜브의 말단에서 전자를 방출할 수 있다. 또한, 인접한 전자방출원 형성 영역(13) 사이의 갭이 좁게 형성될 수 있다.

전자방출원(14)을 구성하는 나노튜브 섬유는 캐소드 기판에 형성된 개구부의 내벽에 형성된다. 따라서, 나노튜브 섬유는 게이트 전극 기판(11)과 접하지 않게 되며, 전자방출원(14)의 표면과 게이트 전극 기판(11)의 아래 표면은 정렬 동안 서로에 대해 마찰하지 않아, 전자방출원(14)의 표면에 대한 손상이 방지될 수 있다.

전자방출원(14)이 개구부에 매입되게 형성되면, 상기 전자방출원은 평평하게 형성될 수 있다.

캐소드(3)는 개구부가 형성되는 영역과는 다른 영역에서 게이트 전극 기판(11)의 절연기판(4)과 접촉한다. 따라서, 캐소드(3)와 게이트 전극 기판(11)의 접촉영역이 제한될 수 있다.

각 전자방출원 형성영역(13)의 형태는 상술한 정사각형에 제한되지 않으며, 예를 들면, 도 10c에 도시된 바와 같이, 경사진 패턴 또는 망상 패턴, 6각형 또는 삼각형과 같은 다각형, 이러한 다각형의 모서리를 한바퀴 순환함으로써 얻은

형태, 또는 원 또는 타원형일 수 있다. 개구부는 매트릭스 또는 격자를 형성할 수 있다.

기판은 캐소드 기판(12)이 서로에 대해 실질적으로 평행한 평판 디스플레이의 스캐닝 라인의 수에 대응하는 수로 정렬되고 기판 리브(2)가 인접한 캐소드 기판(12) 사이에 정렬되는 구조를 가진다.

게이트 전극 기판(11)을 설명한다. 각 게이트 전극 기판(11)은 도 9a에 도시된 바와 같이, 절연기판(4)과 전극층(게이트 전극)(25)으로 구성된다. 보강층이 더 형성될 수 있다. 전극층(25)은 밴드모양의 형태를 갖는다. 전극층(25)은, 평판 디스플레이의 핵심의 행 수에 대응하는 수로, 서로에 실질적으로 평행하고 상기 캐소드 기판(12)을 실질적으로 교차하도록 절연기판(4) 상에 배열된다.

필요하다면, 공간이 배열된 전극층(25) 사이에 형성될 수 있다. 전극층(25)은 이런 식으로 밴드모양 형태를 형성한다. 밴드모양 전극층(25)이 절연기판(4) 상에 배열되면, 상기 전극층은 각각 열에 의해 팽창되고, 따라서 크기가 변할 수 있다. 또한, 평판 디스플레이가 진동하면, 전극층(25)도 또한 진동할 수 있다. 이 경우, 전극층(25)의 크기에서의 변화 또는 진동이 상기 전극층(25) 사이의 공간에 의해 흡수될 수 있다. 따라서, 전극층(25)은 캐소드(3)에 대한 이동이 방지될 수 있다.

전극층(25)과 절연기판(4)을 통해 연장되는 관통구멍으로서 사용되는 전극통과구멍(6)이 캐소드 기판(12)을 교차하는 게이트 전극 기판(11)의 영역에 형성된다. 전극방출원(14)으로부터 방출된 전자는 전극통과구멍(6)을 지나 금속지지 막(8)을 향해 가속된다.

게이트 전극 기판(11)은 적어도 캐소드 기판(12)을 교차하는 영역의 일부에서 노치(notches)(35)를 가진다. 노치(35)는 게이트 전극 기판(11)과 캐소드 기판(12)의 교차영역에 형성되는 한 기판 리브(2) 위에 형성될 수 있다. 노치(35)는, 도 11a 및 11b에 도시된 바와 같이, 게이트 전극 기판(11)의 전극층(25)과 캐소드 기판(12)에 의해 사이에 놓여진 캡의 교차영역을 줄일 수 있다.

도 11a에서, 노치(35)는, 기판 리브(2)를 포함하는 캐소드 기판(12) 상에 배열되어 있는 영역에, 밴드모양의 전극층(25)의 종방향으로 중심선에 대해 대칭되게 형성되어 있다. 그런 후, 도 11b에 도시된 바와 같이, 어떠한 게이트 전극 기판(11)도 존재하지 않는 영역이 캐소드(3)상에 있게된다. 이는 캐소드(3)와 게이트전극 기판(11)의 전극층(25)에 의해 사이에 있는 캡의 교차영역을 줄일 수 있다.

부유용량(stray capacitance)은 게이트 전극 기판(11)의 전극층(25)과 캐소드(3)에 의해 사이에 있는 캡의 교차영역에 형성된다. 부유용량은 기판 리브(2) 재료의 유전상수와 게이트 전극 기판(11) 및 캐소드(3)의 교차영역에 비례하며, 상기 기판 리브(2)의 두께(높이)에 반비례한다. 부유용량은 부동충전(floating charge)을 발생시킨다. 부동충전은 외부로부터 전압을 인가하지 않았는데도 방출되는 전하이며, 휘도가 변하도록 광방출에 영향을 끼친다.

부유용량이 증가하면, 평판 디스플레이가 구동될 때 발생된 부하 용량(load capacitance)이 증가하고, 따라서 반응속도가 감소된다. 또한, 부유용량의 증가로 인해 각 핵심의 반응속도에서 변화가 야기된다. 결과적으로, 평판내의 디스플레이 균일성이 요동된다.

상술한 노치(35)가 형성되면, 게이트 전극(11)의 전극층(25)들과 캐소드(3)에 의해 사이에 있는 캡의 교차영역의 면적이 줄어들 수 있어, 부유용량이 감소될 수 있다. 따라서, 안정적인 휘도가 구현될 수 있고 휘도 신호의 반응 속도가 증가될 수 있다. 교차영역의 면적에서 요동이 또한 감소됨에 따라, 핵심의 반응속도가 균일해 질 수 있다. 따라서, 평판 내의 디스플레이 균일성이 향상될 수 있다.

이제 평판을 설명한다.

평판은 상단에서 볼 때 실질적으로 정사각형 모양인 전면 유리판(10), 형광 스크린(9) 및 금속지지 막(8)으로 구성된다. 예를 들면, 금속지지 막(8)은 약 0.1mm 의 두께를 갖는 알루미늄 박막으로 형성된다. 금속지지 막(8)은 애노드로 사용된다.

형광 스크린(9), 예를 들면, 적색발광 형광 스크린(9R), 녹색발광 형광 스크린(9G), 및 청색발광 형광 스크린(9B)이 전면 유리판(10) 상에 배열된 전방 리브(7) 사이 영역에 형성되고, 금속지지 막(8)은 형광 스크린(9) 상에 배열된다. 형광 스크린(9)은 게이트 전극 기판(11)에 마주하도록 배열된다.

상술한 기판, 게이트 전극 기판(11) 및 전방 리브(7)로 형성된 평판이 스페이서(미도시)를 사이에 끼우도록 저응집 접착유리를 사용하여 밀봉됨으로써, 진공 외위용기를 형성한다. 진공 외위용기의 내부는 10^{-5} Pa 차수의 진공도로 유지된다.

이 경우, 기판 상에 형성된 캐소드(3)는 게이트 전극 기판(11)의 절연기판(4)에 마주보며, 게이트 전극 기판(11)의 전극층(25)은 평판의 금속지지 막(8)에 마주본다.

상술한 평판 디스플레이에서, 노치(35)는 게이트 전극 기판(11)에 형성되어 캐소드(3)과 게이트 전극 기판(11)의 전극층(25)에 의해 사이에 있는 캡의 교차영역이 줄어든다. 다른 방안으로, 도 12a 및 12b에 도시된 바와 같이, 개구구멍이 형성된 개구부(26)가 형성될 수 있어, 캐소드(3)와 게이트 전극 기판(11)의 전극층들(25)에 의해 사이에 있는 캡의 교차영역이 줄어들 수 있다.

도 12a에서, 개구부(26)는 기판 리브(2)를 포함하는 캐소드(3) 위 영역에 형성된다. 그리고 나서, 도 12b에 도시된 바와 같이, 어떠한 게이트 전극 기판(11)도 존재하지 않는 영역이 캐소드(3) 상에 있게된다. 이는 캐소드(3)와 게이트 전극 기판(11)의 교차영역을 줄일 수 있다.

개구부(26)가 형성되면, 각 게이트 전극 기판(11)은 주변을 포함하여 2지점에서 각각의 기판 리브(2) 상에 지지된다. 따라서, 게이트 전극 기판(11)은 진동 등에 대항하여 안정적으로 지지된다.

도 13a 및 13b에 도시된 바와 같이, 게이트 전극 기판(11)은 전자방출원 형성영역(13) 위로만 연장되도록 형성될 수 있어, 캐소드(3)와 게이트 전극 기판(11)의 전극층(25)에 의해 사이에 있는 캡의 교차영역이 줄어들 수 있다. 그런 후, 도 13b에 도시된 바와 같이, 전자방출원(14)과 게이트 전극 기판(11)의 전극층(25)과는 다른 영역에 의해 사이에 있는 캡의 교차영역이 제거될 수 있다.

도 14a 및 14b에 도시된 바와 같이, 게이트 전극 기판(11)은 전자방출원 형성영역(13) 위로만 연장되도록 형성될 수 있고, 개구구멍이 형성된 개구부(26)가 형성될 수 있어, 캐소드(3)와 게이트 전극 기판(11)의 교차영역이 줄어들 수 있다. 그런 후, 도 14b에 도시된 바와 같이, 전자방출원(14)과 게이트 전극 기판(11)과는 다른 영역의 교차영역이 줄어들 수 있다.

개구부(26)가 형성되면, 각 게이트 전극 기판(11)은 주변을 포함하여 2지점에서 각각의 기판 리브(2) 상에 지지된다. 따라서, 게이트 전극 기판(11)은 진동 등에 대항하여 안정적으로 지지된다.

도 15a 및 15b에 도시된 바와 같이, 게이트 전극 기판(11)은 렁모양의 형태를 갖도록 형성될 수 있어, 캐소드(3)와 게이트 전극 기판(11)의 교차영역이 줄어들 수 있다. 그런 후, 도 15b에 도시된 바와 같이, 전자방출원(14)을 포함하는 캐소드(3)와 게이트 전극 기판(11)의 교차영역이 줄어들 수 있다.

도 16a 및 16b에 도시된 바와 같이, 게이트 전극 기판(11)은 렁모양의 형태를 갖도록 형성될 수 있고, 개구구멍이 형성된 개구부(26)가 기판 리브(2) 상에 상 기 게이트 전극 기판(11)을 두도록 형성될 수 있어, 캐소드(3)와 게이트 전극 기판(11)의 전극층(25)에 의해 사이에 끼워진 캡에 있는 교차영역이 줄어들 수 있다. 그런 후, 도 16b에 도시된 바와 같이, 전자방출원(14)을 포함하는 캐소드(3)와 게이트 전극 기판(11)의 전극층(25)에 의해 사이에 있는 캡의 교차영역이 줄어들 수 있다.

개구부(26)가 기판 리브(2) 상에 게이트 전극 기판(11)을 두도록 형성되면, 게이트 전극 기판(11)은 각각의 기판 리브(2)에 의해 지지된다. 따라서, 게이트 전극 기판(11)은 진동 등에 대항하여 안정적으로 지지된다.

제 2 실시예에 따른 평판 디스플레이의 작동을 설명한다.

먼저, 한 픽셀에 대한 작동을 설명한다.

전위차는 전극층(25)이 양의 전위를 갖도록 캐소드(3)와 게이트 전극 기판(11)의 전극층(25)에 설정된다. 그런 후, 전기장은 게이트 전극 기판(11)과 캐소드(3)가 교차하는 영역에 있는 전자방출원(14)의 나노튜브 섬유, 예를 들면, 탄소나!-튜브 상에 집중된다. 높은 전기장으로 설정된 탄소 나노튜브는 단부에서 전자를 방출한다.

전자방출원(14)으로부터 방출된 전자는 양의 전기장(가속 전압)이 인가된 금속지지 막(8)을 향해 가속되고, 금속지지 막(8)을 지나 형광 스크린(9)에 대항하여 충격된다. 이에 따라, 형광은 빛을 방출한다.

열 방향으로 전극층(25)의 정해진 수를 갖는 게이트 전극 기판(11)이 제공되고 행 방향으로 정해진 수의 캐소드(3)가 게이트 전극 기판(11)에 대응하도록 제공되는 기판을 갖는 평판 디스플레이의 작동을 설명한다.

양 전압(가속 전압)이 인가된 금속지지 막(8)으로, 정해진 양 전압이 제 1 행의 게이트 전극 기판(11)의 전극층(25)에 인가된다. 순차적인 스캐닝은 제 1 정해진 행이 빛을 방출하는 어드레스에서 정해진 음 전압을 캐소드(3)에 인가하도록 실행된다. 이 작동은 제 1 열의 전극층에서 정해진 열의 전극층(25)까지 수행된다. 그런 후, 도트(dot) 매트릭스 디

스플레이가 수행될 수 있다.

이 경우, 어떠한 전압도 인가되지 않은 캐소드(3)와 전극층(25)이 OV로 설정된다. 다른 방안으로는, 약 수 V의 음 바이어스 전압이 캐소드(3)에 대해 전극층(25)에 인가된다. 그런 후, 디스플레이되는 어드레스를 갖는 전자방출원과는 다른 전자방출원(14)은 전자를 방출하지 않는다.

다른 방안으로, 캐소드(3)에 인가된 전압은 2개의 다른 전압, 즉, OV 및 양전압을 포함할 수 있다. 광방출을 실행하기 위해, OV가 인가될 수 있다. 광방출을 억제하기 위해, 양 전압이 인가될 수 있다.

이 경우, 전극층(25)에 대해, 작동 행이 양 전압으로 유지되고, OV 또는 수 V의 음 바이어스 전압이 나머지 행에 인가되어, 디스플레이되는 어드레스를 갖는 전자방출원과는 다른 전자방출원(14)은 전자를 방출하지 않는다. 예를 들면, 금속지지 막(8)에 인가된 전압은 6kV로 설정되고, 게이트 전극 기판(11)의 전극층(25)에 인가된 전압은 2개의 다른 전압, 즉, 500V 및 OV를 포함하도록 설정된다. 따라서, 어떠한 음 전압도 사용될 필요가 없다. 그려므로, 어떠한 음 전압 진원도 필요하지 않으며, 비용 절감이 달성될 수 있다.

이 실시예에 따른 평판 디스플레이에서, 게이트 전극 기판(11)이 적어도 노치(35)와 개구부(26)를 가짐에 따라, 게이트 전극 기판(11)의 전극층들(25)과 캐소드(3)에 의해 사이에 있는 캡의 교차영역의 면적이 줄어들 수 있다. 따라서, 부유용량이 줄어들고, 안정적인 휘도가 구현될 수 있으며, 회로 신호의 반응속도가 증가될 수 있다. 교차영역에서의 변화가 또한 감소됨에 따라, 각 픽셀의 반응속도가 일정하게 될 수 있다. 결과적으로, 평판 내에 디스플레이 균일성이 향상될 수 있다.

제 2 실시예에 따른 평판 디스플레이 제조방법을 설명한다.

먼저, 기판 리브(2)가 정해진 간격으로 유리 기판(1) 상에 형성된다. 예를 들면, 저용접 접착유리를 함유하는 절연 페이스트가 정해진 높이에 도달할 때까지 스크린 프린팅에 의해 반복적으로 유리 기판(1) 상에 형성된다. 그런 후, 절연 페이스트가 기판 리브(2)를 형성하도록 하소된다. 기판 리브(2)의 높이는 캐소드(3)의 높이와 동일하거나 더 작도록 설정된다.

순차적으로, 상술한 캐소드 기판(12)이 유리 기판(1)과 밀착 접촉하도록 유리 기판(1) 상에 형성된 인접한 기판 리브(2) 사이에 배열되고, 전자방출원(14)을 형성하기 위한 전자방출원 형성영역(13)이 캐소드 기판(12) 상에 형성된다.

예를 들면, 단축 방향으로 길이가 0.7mm이고 두께가 약 0.15mm인 426 합금 플레이트가 마련된다. 저항 패턴은 어떠한 전자방출원 형성영역(13)도 형성되지 않는 426 합금 플레이트의 다른 영역상에 형성된다. 그런 후 426 합금 플레이트는 전자방출원 형성영역(13)을 형성하기 위해 하프엣칭된다. 하프엣칭이 개구구멍(관통 구멍)이 아니라 개구부를 형성하기 위한 것이다. 장축 방향으로의 길이는 평판 디스플레이의 픽셀 수 등에 따라 적절히 조절된다.

예를 들면, 각 개구부는 약 0.5mm×0.7mm×0.15mm의 크기를 갖는다. 각 개구부의 깊이는 0.1mm 내지 0.3mm 사이에서 임으로 설정될 수 있다. 이 경우에는, 두께 426 합금 플레이트가 마련되어 있다.

다른 방안으로, 전자방출원 형성영역(13)을 미리 갖는 캐소드 기판(12)이 마련될 수 있다.

프린팅 마스크가 전자방출원 형성영역(13)을 갖는 캐소드 기판(12)과 밀착 접촉된다. 나노튜브 섬유가 스크린 프린팅에 의해 전자방출원 형성영역에 채워진다.

각 나노튜브 섬유는 대응하는 캐소드 기판(12)의 전자방출원 형성영역(13)의 내벽에 연결된 일단을 가질 수 있거나, 또 다른 나노튜브 섬유의 일단에 휙감기거나 얹힐 수 있다. 전자방출원 형성영역(13)은 캐소드 기판(12)에 개구부를 형성함으로써 형성되므로, 전자방출원(14)은 게이트 전극 기판(11)과 접하지 않게 형성될 수 있다.

이 경우, 전자방출원(14)은 개구부의 깊이와 전자방출원(14)의 두께를 조절함으로써 게이트 전극 기판(11)과 직접 접하게 되는 것을 방지할 수 있다.

전자방출원 형성영역(13)이 개구부를 이용하여 형성됨으로써, 탄소 나노튜브를 포함하는 도전성 페이스트가 유리 기판(1)에 대해 유동하는 것을 방지할 수 있다.

그런 후 프린팅 마스크가 제거된다. 예를 들면, 결과적으로 생성된 구조가 특정 주기시간동안 약 450°C로 가열되며, 전자방출원 형성영역(13)에 채워지고 탄소 나노튜브를 포함하는 도전성 페이스트가 하소됨으로써, 프린팅 스크린이 제거된다. 따라서, 다발을 포함하는 도전성 막이 전자방출원 형성영역(13)에 형성된다. 도전성 막이 전자방출원 형성영역(13), 예를 들면, 각각 약 0.5mm×0.7mm의 좁은 공간에 형성된다. 도전성 페이스트가 하소되고 상기 페이스트에

함유된 유리 입자가 용해되면, 상기 페이스트는 표면 상에서 부풀어오르지 않고 평평해지게 된다. 결과적으로, 두께에서 변동이 작은 평평한 도전성 막을 얻을 수 있다.

전자방출원(14)이 이런 식으로 개구부에서 매입에 의해 형성되면, 상기 전자방출원은 평평하게 형성될 수 있다.

그런 후 도전성 막의 표면이 온 입자와 도전성 막의 표면 상에 있는 접합제를, 증발에 의하여, 선택적으로 제거하기 위해 레이저 빔으로 조사되어, 다발이 노출된다. 또한, 상기 다발 표면 상의 탄소 나노튜브와는 다른 탄소 성분의 탄소 폴리헤드랄 입자가 선택적으로 제거되어, 탄소 나노튜브만이 균일하게 노출된다.

이런 식으로, 전자방출원(14)이 캐소드 기판(12) 상에 형성되는 캐소드가 형성된다.

게이트 전극 기판(11) 제조방법을 설명한다.

게이트 전극 기판(11)을 형성하기 위해, 도전성 재료로서 은 또는 탄소를 함유하는 도전성 페이스트로 제조된 전극층(25)이 스크린 프린팅에 의해, 예를 들면, 약 $10\mu\text{m}$ 의 두께로 정해진 패턴을 갖는 절연기판(4) 상에 형성된 후, 하소된다.

예를 들면, 각각이 단축 방향으로 약 0.6mm 의 길이를 갖는 평판 디스플레이의 픽셀의 행의 수와 수가 동일한 밴드모양의 전극층(25)이 서로에 대해 실질적으로 평행하게 절연기판(4) 상에 형성된다. 장축 방향으로의 길이는 평판 디스플레이 등의 픽셀 수에 따라 적절히 조절된다. 이 경우, 인접한 게이트 전극(15)이 정해진 간격으로 형성될 수 있다.

밴드모양의 전극층(25)이 이런 식으로 형성된다. 밴드모양의 전극층(25)이 절연기판(4)상에 배열되면, 상기 전극층은 열에 의해 각각 팽창될 수 있고, 따라서 크기가 변할 수 있다. 또한, 평판 디스플레이가 진동하면, 전극층(25)도 또한 진동 할 수 있다. 이 경우, 전극층(25)의 크기에서의 변화 또는 진동은 전극층(25) 사이의 공간에 의해 흡수될 수 있다. 따라서, 캐소드(3)에 대항한 전극층(25)의 이동이 방지될 수 있다.

전자통과구멍(6)이 게이트 전극 기판(11)의 정해진 위치에 형성된다. 전자통과구멍(6)은 이산화탄소 가스 레이저를 이용함으로써, 또는 샌드브라스팅, 박충형 프린팅 등에 의해 게이트 전극 기판(11)의 정해진 위치에 형성된다. 예를 들면, 전자통과구멍(6)이 각각 0.2mm 내지 0.4mm 의 직경을 갖는 원형모양이라고 가정하자. 전자발광원(14)으로부터 방출된 전자 중에서, 광 방출에 기여한 전자의 수는 전자통과구멍(6)의 직경을 조절함으로써 조절될 수 있다.

노치(35)가 캐소드 기판(12) 상의 배열된 영역에 형성된다. 노치(35)는 기판 리브(2) 상에 배열되는 영역을 포함할 수 있다. 노치(35)는 이산화탄소 가스 레이저를 이용함으로써, 또는 샌드브라스팅, 박충형 프린팅 등에 의해 게이트 전극 기판(11)의 정해진 위치에 형성된다.

예를 들면, 노치(35)는, 게이트 전극 기판(11)의 기판 리브(2)를 포함하는 캐소드 기판(12) 상에, 밴드모양의 전극층(25)의 종방향으로 중심선에 대해 대칭되게 형성된다. 노치(35)의 위치에서, 개구부(26)는 개구구멍으로 형성될 수 있다. 노치(35)는 이산화탄소 가스 레이저를 이용함으로써, 또는 샌드브라스팅, 박충형 프린팅 등에 의해 게이트 전극 기판(11)의 정해진 위치에 형성된다.

예를 들면, 도 12a에 도시된 바와 같이, 개구부(26)는 밴드모양의 전극층(25)에 실질적으로 수직한 게이트 전극 기판(11)의, 기판 리브(2)를 포함하는, 캐소드 기판(12) 상에 형성된다. 상술한 노치(35)와 개구부(26)가 혼합될 수 있다. 이 경우, 노치(35)와 개구부(26)는 이산화탄소 가스 레이저를 이용함으로써, 또는 샌드브라스팅, 박충형 프린팅 등에 의해 게이트 전극 기판(11)의 정해진 위치에 형성된다.

전방 리브(7)는 전면 유리판(10)의 한 주표면 상에 형성된다. 예를 들면, 저융점 접착유리를 함유하는 절연 페이스트가 정해진 높이에 도달하기 위해 전면 유리판(10) 상에 반복해서 스크린 프린트된 후, 하소됨으로써 전방 리브(7)를 형성한다.

전방 리브(7)는 폭이 $50\mu\text{m}$ 이고 전극층(25)이 형성되는 게이트 전극 기판(11)의 표면과 금속지지 막(8) 사이의 캡이 2.0mm 내지 4.0mm 이도록 형성된다.

전방 리브(7) 사이의 캡은 상기 전방 리브(7)에 의해 사이에 놓여진 영역에 배열되는 형광 스트립(9)이 약 0.3mm 의 폭을 가지도록 설정된다. 형광 스트립(9)은 전방 리브(7)에 의해 사이에 놓여지는 전면 유리판(10)의 영역에 형성된다. 예를 들면, 형광 페이스트로 제조된 형광 스트립이 스트립을 형성하도록 스크린 프린트된 후, 하소된다.

형광 스트립(9)으로, 적색발광 형광 스트립(9R), 녹색발광 형광 스트립(9G), 및 청색발광 형광 스트립(9B)이 사용되어, 각 막은 $10\mu\text{m}$ 내지 $100\mu\text{m}$ 의 두께와 0.3mm 의 폭을 가진다. 한 형태의 형광 스트립(9)은 단색 디스플레이용으로 사

용될 수 있다.

약 $0.1\mu\text{m}$ 의 두께를 갖는 알루미늄 박막이 형성된 형광 스크린(9) 상에 형성된다. 예를 들면, 알루미늄 박막은 공지된 기상증착을 이용함으로써 형성된다. 전방 리브(7) 사이의 갭은 절연파괴(dielectric breakdown)가 전방 리브(7)와 인접한 금속지지 막(8) 사이에서 또는 평판과 게이트 전극 기판(11) 사이에서 발생하지 않는 한 그리고 전방 리브(7)가 대기압을 충분히 지탱할 수 있는 한 필요하다면 변경될 수 있다.

평판 디스플레이는 기판, 게이트 전극 기판(11) 및 상술한 방식으로 제조된 평판을 이용하여 조립된다.

게이트 전극 기판(11)은 상기 게이트 전극 기판(11)이 직면하도록 캐소드(3)를 갖는 유리 기판(1) 상에 위치된다. 이 경우, 도 11a, 13a 및 15a에 도시된 바와 같은, 노치(35)가 게이트 전극 기판(11)에 형성되면, 게이트 전극 기판(11)은 종방향의 중심선을 포함하는 밴드모양의 전극층(25)의 영역에 의해 각각의 기판 리브(2) 상에 지지된다.

도 12a 및 14a에 도시된 바와 같은, 개구부(26)가 형성되면, 게이트 전극 기판(11)은 주변을 포함하여 2지점에서 각각의 기판 리브(2) 상에 지지된다.

도 16a에 도시된 바와 같이, 개구부(26)가 기판 리브(2) 상에 게이트 전극 기판(11)을 두도록 형성되면, 게이트 전극 기판(11)은 각각의 기판 리브(2)에 의해 지지된다.

스페이서 유리 프레임(미도시)이 유리 기판(1)의 주변에 위치되고, 형광 스크린(9), 금속지지 막(8) 및 전방 리브(7)를 갖는 전면 유리판(10)으로 형성된 평판이 스페이서 유리 프레임 상에 위치된다.

이 때, 전면 유리판(10)은 각 전방 리브(7)의 단면이 각 절연기판(4) 상에 형성된 밴드모양의 전극층(25)에 의해 사이에 놓여지는 각각의 영역과 접촉하도록 배열된다. 유리 기판(1), 전면 유리판(10) 및 스페이서 유리 프레임이 저용접 접착유리로 부착되고 고정됨으로써, 진공 외위용기가 형성된다.

스페이서 유리 프레임에 형성된 배기포트는 진공 펌프에 연결되고, 진공 외위용기의 내부는 정해진 압력으로 진공된다. 그런 후, 배기포트가 밀봉된다.

이 실시예에 따르면, 기판을 형성할 때, 탄소 튜브는 도전성 막의 표면을 레이저 범으로 조사함으로써 노출된다. 다른 방안으로, 탄소 튜브는 레이저 범 조사에 의해서가 아니라 플라즈마를 이용한 선택적 드라이 엣칭에 의해 노출될 수 있다.

탄소 나노튜브를 포함하는 도전성 페이스트로서, 은 페이스트가 사용된다. 다른 방안으로는, 또 다른 도전성 페이스트가 사용될 수 있다. 예를 들면, 은 구리 합금으로 제조된 입자를 사용한 도전성 페이스트가 사용될 수 있다. 다른 방안으로, 도전성 폴리머가 사용될 수 있다.

진공 외위용기를 형성하기 위한 기판으로서, 유리 기판이 사용된다. 그러나, 기판은 유리 기판에 제한되는 것이 아니라, 세라믹 기판과 같은 절연기판이 사용될 수 있다.

노치(35)와 개구부(26)는 이산화탄소 가스 레이저를 사용함으로써, 또는 샌드브러스팅, 박층형 프린팅 등을 사용함으로써 게이트 전극 기판(11)에 형성되는 경우를 설명하였다. 다른 방안으로는, 저항 패턴이 어떠한 노치(35)도 또는 개구부(26)도 형성되지 않는 영역 상에 형성될 수 있고, 엣칭될 수 있으므로, 이에 따라 노치(35) 및 개구부(26)를 형성한다.

상술한 실시예에 따르면, 전자방출원 형성영역이 캐소드 기판에 개구부를 형성함으로써 형성되고 전자방출원이 전자방출원 형성영역에 형성된다. 따라서 전자방출원 형성영역은 게이트 전극 기판과 접촉하지 않게된다. 정렬동안, 전자방출원의 표면과 게이트 전극 기판의 아래 표면이 서로에 대해 마찰되지 않으므로, 전자방출원의 표면에 대한 손상이 방지될 수 있다. 따라서, 전자방출원은 전자를 균일하게 방출할 수 있다. 결과적으로, 평판내의 디스플레이 균일성이 향상될 수 있다.

개구부가 캐소드 기판에 형성되고, 전자방출원이 개구부에 형성되면, 전자방출원이 평평해 질 수 있다. 따라서, 전자방출원은 전자를 균일하게 방출할 수 있다. 결과적으로, 평판내의 디스플레이 균일성이 향상될 수 있다.

캐소드는 개구부가 형성되는 영역과는 다른 영역에 게이트 전극 기판의 절연기판과 접하게 됨으로써, 캐소드와 게이트 전극 기판의 접촉영역이 제한될 수 있다.

게이트 전극 기판이 적어도 노치 및 개구부를 포함함에 따라, 캐소드와 게이트 전극 기판의 게이트 전극들에 의해 사이에 있는 캡의 교차영역이 줄어들 수 있다. 따라서, 캐소드와 게이트 전극 사이에 형성된 부유용량이 줄어들 수 있고, 시작동안 생성된 부하용량이 줄어들 수 있어, 회로 신호의 반응속도가 증가될 수 있다. 교차영역에서의 변화가 또한 줄어듬에 따라, 각 픽셀의 반응속도가 일정해질 수 있다. 결과적으로, 평판내의 디스플레이 균일성이 향상될 수 있다.

청구항 1.

적어도 부분적으로 투명한 전면 유리판(10)과 상기 전면 유리판(10)에 마주보는 기판(1)을 포함하는 진공 외위용기(1,10);

상기 기판(1) 상에 형성되고 전자방출원(14)을 갖는 캐소드(3);

전자통과구멍(6)을 가지고 상기 캐소드(3)로부터 이격되어 상기 기판(1)에 마주보도록 상기 진공 외위용기(1,10)에 배열되는 게이트 전극 기판(13); 및

상기 진공 외위용기(1,10)에서 상기 전면 유리판(10)의 표면 상에 형성되는 형광 스크린(9)과 애노드 전극(8)을 포함하는 평판 디스플레이로서,

상기 게이트 전극 기판(11,13)은 적어도 전자통과구멍(6)을 갖는 절연기판(4)과,

상기 절연기판(4) 상에 형성되는 게이트 전극(15,25)을 구비하는 것을 특징으로 하는 평판 디스플레이.

청구항 2.

제 1 항에 있어서,

상기 게이트 전극 기판(13)은 상기 게이트 전극(15) 상에 형성된 절연층(5)과, 상기 절연층(5) 상에 형성된 전계제어 전극(11)을 더 구비하는 평판 디스플레이.

청구항 3.

제 2 항에 있어서,

상기 캐소드(3)는 서로 평행하게 배열된 다수의 밴드모양의 캐소드(12)와 상기 밴드모양의 캐소드(12) 상에 형성된 전자방출원(14)을 구비하고,

상기 게이트 전극(15)은 상기 밴드모양의 캐소드(12)에 수직방향으로 상기 절연기판(4) 상에 형성되며,

상기 형광 스크린(9)은 상기 게이트 전극(15)에 대응하여 밴드모양의 형태를 갖도록 형성되는 평판 디스플레이.

청구항 4.

제 2 항에 있어서,

상기 전계제어전극(11)은 적어도 상기 절연층(5)을 선택적으로 덮는 평판 디스플레이.

청구항 5.

제 2 항에 있어서,

상기 전계제어전극(11)은 망상패턴을 형성하는 평판 디스플레이.

청구항 6.

제 1 항에 있어서,

상기 캐소드(3)는 많은 개구부를 갖는 캐소드 기판(12)과, 상기 개구부의 내벽에 형성된 나노튜브 섬유로 이루어지는 전자방출원(14)을 포함하는 평판 디스플레이.

청구항 7.

제 6 항에 있어서,

상기 캐소드 기판(12)은 밴드를 형성하고 서로 평행하게 배열되어 있는 다수의 밴드모양의 캐소드 기판(12)을 포함하고,

상기 게이트 전극(15)은 상기 밴드모양의 캐소드 기판에 수직방향으로 상기 절연기판(4) 상에 배열되는 다수의 밴드 모양의 전극층(25)으로 형성되며,

상기 형광 스크린(9)은 상기 밴드모양의 전극층(25)에 마주하도록 배열되는 다수의 밴드모양의 형광 스크린(9R,9G,9B)을 포함하는 평판 디스플레이.

청구항 8.

제 7 항에 있어서,

상기 평판 디스플레이는 정해진 간격으로 상기 기판(1) 상에 수직으로 세워지는 다수의 기판 리브(2)를 더 포함하고,

상기 밴드모양의 캐소드 기판(12)은 상기 기판 리브(2) 사이에 배열되며,

상기 게이트 전극 기판(11)은 적어도 상기 밴드모양의 캐소드 기판(12)과 상기 기판 리브(2) 상에 차지되는 평판 디스플레이.

청구항 9.

제 6 항에 있어서,

상기 게이트 전극 기판(11)은 상기 밴드모양의 캐소드 기판(12)을 교차하는 영역의 일부에 노치(35)를 포함하는 평판 디스플레이.

청구항 10.

제 6 항에 있어서,

상기 게이트 전극 기판(11)은 상기 밴드모양의 캐소드 기판(12)을 교차하는 영역의 일부에 개구부(26)를 포함하는 평판 디스플레이.

청구항 11.

제 2 항에 있어서,

상기 애노드 전극(8)에 전압을 인가하기 위한 제 1 구동수단(19);

캐소드(12)에 캐소드 구동전압을 인가하기 위한 제 2 구동수단(17);

상기 전계제어전극(11)에 전계제어전극 구동전압을 제공하기 위한 제 3 구동수단(20);

상기 캐소드(12)에 대해 정해진 전위를 형성하는 게이트 전극 구동전압을 상기 게이트 전극(15)에 인가하기 위한 제 4 구동수단(16); 및

상기 제 2 구동수단(17)이 상기 캐소드(12)를 순차적으로 스캔하도록 하고, 상기 제 2 구동수단(17)이 상기 캐소드(12)을 선택하면, 상기 제 4 구동수단(16)이, 디스플레이되는 이미지에 따라, 상기 캐소드(12)에 대해 양인 전압을 상기 해당하는 게이트 전극(15)에 인가하도록 하는 제어수단(18)을 더 포함하는 평판 디스플레이.

청구항 12.

제 11 항에 있어서,

상기 제 3 구동수단(20)은 상기 전계제어전극(11)과 상기 캐소드(12) 사이의 전위차가 상기 전자방출원(14)이 전자

를 방출하도록 하는 전기장을 생성하는 전위차보다 더 작도록 상기 전계제어전극(11)에 전압을 인가하는 평판 디스플레이.

청구항 13.

적어도 부분적으로 투명한 전면 유리판(10)과 상기 전면 유리판(10)에 마주보는 기판(1)을 포함하는 진공 외위용기(1,10)를 형성하는 단계;

상기 기판(1)상에 캐소드(3)를 형성하는 단계;

상기 진공 외위용기(1,10)에서 상기 캐소드(3)로부터 이격되어 상기 기판(1)에 마주보도록 전자통과구멍(6)을 가지는 케이트 전극 기판(13)을 형성하는 단계; 및

상기 기판(1)에 마주보는 전면 유리판(10)의 표면 상에 형광 스크린을 형성하는 단계를 포함하는 평판 디스플레이 제조방법으로서,

상기 캐소드(3)를 형성하는 단계는

도전성 표면을 갖는 기판의 한 주표면에 많은 개구부(13)를 형성하여, 캐소드 기판(12)을 제조하는 단계; 및

각 개구부(13)의 내벽 상에 나노튜브 섬유로 이루어진 전자방출원(14)을 형성하여, 캐소드(3)를 형성하는 단계를 포함하는 것을 특징으로 하는 평판 디스플레이 제조방법.

청구항 14.

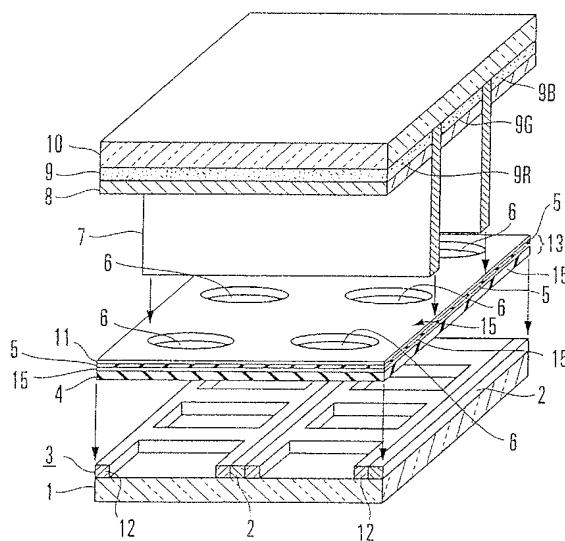
제 13 항에 있어서,

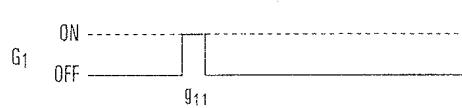
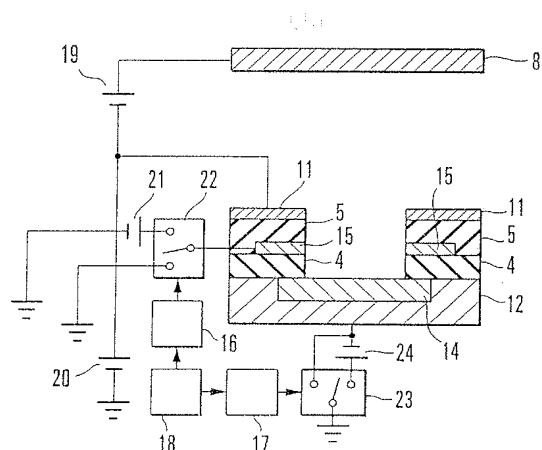
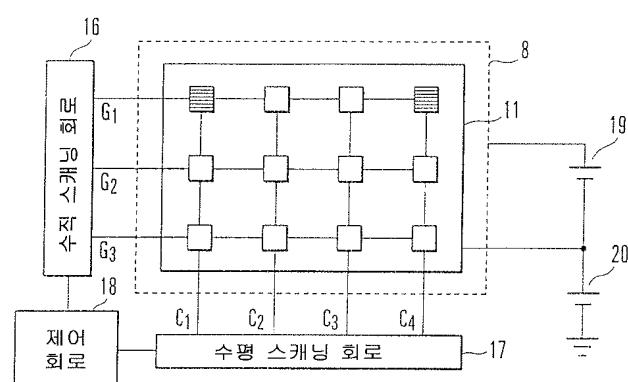
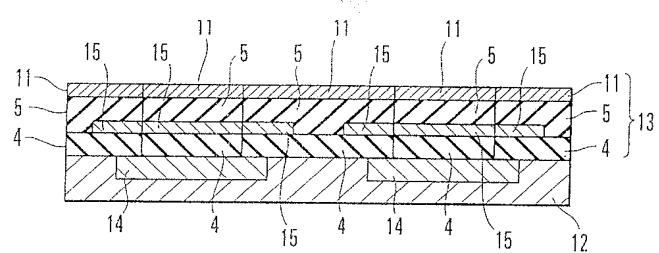
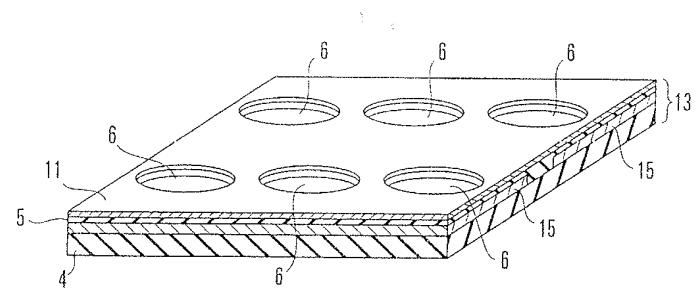
상기 케이트 전극 기판(11)을 형성하는 단계는

절연기판(4)을 형성하는 단계;

상기 절연기판(4) 상에 전극층(25)을 형성하는 단계; 및

상기 전극층(25)을 갖는 상기 절연기판(4)의 정해진 영역에 전자통과구멍(6)과, 적어도 하나의 노치(35)와 개구부(26)를 형성하는 단계를 더 포함하는 평판 디스플레이 제조 방법.





G_2 ON -----
 OFF -----

G_3 ON -----
 OFF -----

C_1 ON -----
 OFF -----
 c_{11}

C_2 ON -----
 OFF -----

C_3 ON -----
 OFF -----

C_4 ON -----
 OFF -----
 c_{41}

